**哈尔滨工业大学（威海）**

**《EDA技术高级应用》**

**课 程 报 告**

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **调 研** | 优 □ | 良 □ | 中 □ | 差 □ | **成 绩** |
| **设 计** | 优 □ | 良 □ | 中 □ | 差 □ |
| **结 果** | 优 □ | 良 □ | 中 □ | 差 □ |  |
| **报 告** | 优 □ | 良 □ | 中 □ | 差 □ |
| **评 语** |  | | | | |

|  |  |
| --- | --- |
| **题 目：** | 非相参积累算法仿真实现 |
| **学 号：** |  |
| **姓 名：** |  |

**信息科学与工程学院**

**2024年6月**

课程报告任务书

|  |  |  |  |
| --- | --- | --- | --- |
| 单位 | 信息科学与工程学院 | 专业 | 信息与通信工程 |
| 课程 | EDA技术高级应用 | 年级 | 2023级研究生 |
| 设计题目 | 非相参积累算法仿真实现 | | |
| 设计环境 | 1. 仿真平台：Quartus II 13.0以上； 2. 程序描述：顶层设计使用图形模块连线搭建，底层功能模块均使用VHDL语言编写； 3. 关键程序行和参数设置处均需标明注释； 4. 功能仿真； | | |
| 设计要求 | 设计一个浮点非相参积累算法运算器，具体要求如下：   1. 输入和输出均为IEEE的64位浮点有符号数格式； 2. 脉冲积累个数为8个； 3. 使用VHDL编程； 4. 进行功能仿真； 5. 输入的时域采样数据（带高斯白噪声，信噪比要求合理，脉宽10us，采样率10MHz，脉冲信号幅度范围0~5V）自行使用MATLAB仿真生成； 6. 对比电脑MATLAB仿真的运算结果和FPGA运算器的运算结果，对结果精度进行对比分析。 | | |

（本段及模板中所有红色字体**撰写前需删除**：各级标题字体使用黑体，不加粗；正文字体为宋体，字号为小四号，单倍行距；英语和阿拉伯数字均使用Times New Roman字体，电子版报告文件名称使用“学号-姓名”的格式命名，报告每人一份，正文至少6页。图表要自制，不允许引用，模板中正文文字为格式示例，撰写时需删除）

## 设计目的

目的

目的ABC-1

## 参考标准

目的

目的ABC-1

## 设计总体方案

实验目的

实验目的

## 设计参数指标（重点）

实验目的

实验目的

## 使用的设计工具

实验目的

实验目的

## 设计方法及步骤（重点）

实验目的

实验目的

## 设计流程图

建议使用Microsoft Office组件中的Visio绘制！

实验目的

## 设计结果和分析（重点）

实验目的

实验目的

## 结论

实验目的

实验目的

## 思考

实验目的

实验目的